

J1033 U.S. PTO
09/8466462
05/01/01

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2000 年 05 月 02 日
Application Date

申請案號：089108342
Application No.

申請人：瀚宇彩晶股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2000 年 6 月 30 日
Issue Date

發文字號：
Serial No. 08911008666

申請日期： 8910834 ✓	案號： 89 5 ✓
類別：	

(以上各欄由本局填註)

發明專利說明書

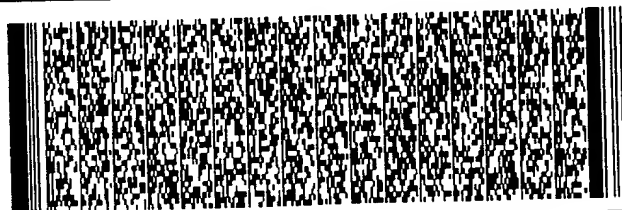
一、 發明名稱	中文	同平面切換模式液晶顯示單元之製造方法與結構
	英文	
二、 發明人	姓名 (中文)	1. 鄭嘉雄 2. 簡廷憲
	姓名 (英文)	1. J. S. Cheng 2. T. S. Jen
	國籍	1. 中華民國 2. 中華民國
	住、居	1. 新竹縣寶山鄉寶新路147巷26號4樓 2. 嘉義市東區彌陀路162巷115弄20號
三、 申請人	姓名 (名稱) (中文)	1. 瀚宇彩晶股份有限公司
	姓名 (名稱) (英文)	1. Hannstar Display Corp.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 北市民生東路三段115號5樓
	代表人 姓名 (中文)	1. 焦佑麒
	代表人 姓名 (英文)	1.



四、中文發明摘要 (發明之名稱：同平面切換模式液晶顯示單元之製造方法與結構)

本案係關於一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元之製造方法與結構，其特徵在於本案以四道光罩之簡化製程，將該資料電極與該共同電極之像素部份利用透明導電層為材質且於同一之光罩微影蝕刻製程中定義完成，並將其間距控制於2微米至5微米(mm)之間，用以降低工作電壓。另外，本案係將做為儲存電容上下電極之該資料電極之儲存電容部份與該共同電極之儲存電容部份安排於該像素區域開口之邊界與該薄膜電晶體之閘極導線之間，充分運用空間而在不增加元件尺寸之情形下大幅增加像素區域之開口率(aperture ratio)，有效改善上述習用技術之缺失。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

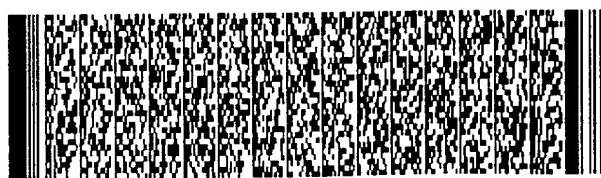
五、發明說明(1)

發明領域

本案係關於一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元之製造方法與結構，尤指以薄膜電晶體為開關之同平面切換模式液晶顯示單元之製造方法與結構。

發明背景

隨著技術之進展，液晶顯示器(Liquid Crystal Display, LCD)已有取代傳統映像管顯示器成為未來顯示器主流之趨勢，請參見第一圖(a)，其係一液晶顯示器中一像素單元之電路示意圖，其主要由一薄膜電晶體11所完成之切換單元、一顯示單元12與一儲存電容13(storage capacitor)所構成。而其中關於顯示單元12之構造，目前主要分為兩大類，一般常見的構造係如第一圖(b)所示之扭轉向列式液晶顯示器(TN-LCD)，其資料電極121(Data electrode)與共同電極122(Common electrode)係設於液晶分子123之兩側，其上下玻璃間隙(cell gap)為d，藉由控制資料電極121(Data electrode)與共同電極122間之電位差大小(圖中虛線表示出電場方向)，使液晶分子123產生豎立而與Z軸之夾角產生變化，進而改變其透光率而完成該像素之亮度控制。而由於上述顯示單元構造中液晶分子之旋轉方式，造成當觀看者視角 θ 不同時，如第一圖



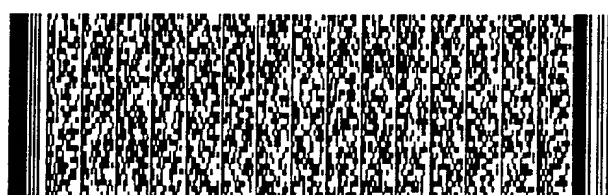
五、發明說明 (2)

(b) 之傾斜方向A-A' 與B-B' 而言，複折射成分布不一樣，透過率亦迥異，進而有無法提供較大視角之缺失，因此在顯示器面積尺寸日趨增加之際，上述顯示單元確實存在其限制。

然相對於第一類結構(扭轉向列式液晶顯示器)中液晶分子旋轉方式所具有視角較狹小之缺失，第二類之顯示單元12構造則具有較佳的視角範圍，請參見第一圖(c)，其係一同平面切換模式(In-Plane Switching Mode, IPS Mode)顯示單元12之構造示意圖，由圖可明顯看出，其資料電極121(Data electrode)與共同電極122(Common electrode)係設於液晶分子123之同一側，因此當資料電極121(Data electrode)與共同電極122(Common electrode)間之電位差產生變化時(圖中虛線表示出電場方向)，液晶分子123將以Z軸為軸心產生旋轉，進而改變其透光率而完成該像素之亮度控制。而此類顯示單元構造中液晶分子之旋轉方式，並不會因觀看者視角 θ 不同時而有透光率之變化，因而具有提供較大視角之優點，對於製作大尺寸之顯示面板將有頗大助益。

而一般薄膜電晶體液晶顯示器中一同平面切換模式(In-Plane Switching Mode, IPS Mode)像素單元之上視構造示意圖係如第二圖所示，其主要依下列步驟來完成：

(a) 形成第一金屬層並定義出薄膜電晶體之閘極導線21與顯示單元之共同電極22(Common electrode) (第一道光罩微影蝕刻製程)。



五、發明說明 (3)

(b) 沉積閘極絕緣層、半導體層及蝕刻終止層所完成之三層結構(Tri-Layer)(圖中未示出)。

(c) 蝕刻終止層之圖案定義(第二道光罩微影蝕刻製程)(圖中未示出)。

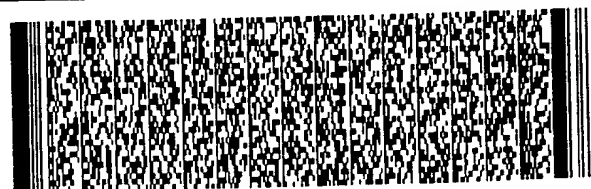
(d) 形成並定義出薄膜電晶體之源/汲極區域(第三道光罩微影蝕刻製程)(圖中未示出)。

(e) 形成一第二金屬層並定義出薄膜電晶體之資料導線23與顯示單元之資料電極24(Data electrode)(第四道光罩微影蝕刻製程)。

(f) 沉積一保護層並定義出接觸孔(圖中未示出)。

(g) 形成並定義一透明電極層，用以藉由上述接觸孔來完成內連接(interconnection)(圖中未示出)。

由第二圖所示可看出，由於顯示單元之共同電極22(Common electrode)與資料電極24(Data electrode)係分別由第一金屬層與第二金屬層且於不同之光罩微影蝕刻製程中完成，因金屬層不透光之特性將導致穿透率的下降，而間距(如圖中L1、L2)亦不可能太小而導致透光不良，如此其工作電壓亦將相對提高。為解決此一問題，亦有習用手段利用上下透明電極層(如氧化銦錫(Indium tin oxide, ITO))來縮小其間距，使導電層間距L小於液晶間隙d，來提高穿透率及降低工作電壓。但上述習用手段中之上下透明電極層係分別於不同之光罩微影蝕刻製程中完成，因此兩電極間將不可避免地發生對準(alignment)問題，而當誤差產生時將造成透光率不均勻(如圖中所示之



五、發明說明(4)

$L1 \neq L2$ ，又為能容忍對準時所產生之誤差，其設計規則(design rule)將導致元件尺寸無法縮小。此外，由於以氧化銦錫(Indium tin oxide, ITO)所完成之透明電極之電阻較高，因此在大面積顯示器之需求下，無法單獨作為掃描線(Scan Line)及資料線(Data Line)之材質(圖中未示出)，而尚需要重複金屬導線之製程，使得整個製程更加複雜。而如何改善上述習用技術之缺失，係為發展本案之主要目的。

發明概述

本案係關於一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元之製造方法，其包含下列步驟：提供一絕緣基板；於該絕緣基板上形成一第一導體層並定義出一閘極導線構造與一共同電極之匯流排部份；於該絕緣基板上依序形成一閘極絕緣層、一半導體層及一蝕刻終止層以構成一三層結構(Tri-Layer)；對該蝕刻終止層進行圖案定義，用以露出部份之該半導體層；於該絕緣基板上方形形成一高摻雜半導體層並於上定義出一接觸孔，該接觸孔連通至該共同電極之匯流排部份；於該絕緣基板上方形形成一第二導體層，並利用該蝕刻終止層與該閘極絕緣層為終止結構而對該第二導體層進行蝕刻，用以定義出一源/汲極結構、一資料導線、一資料電極以及一共同電極之像素部份，其中該共同電極之像素部份經該接觸



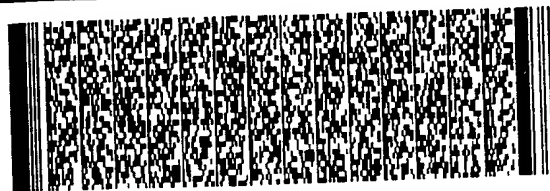
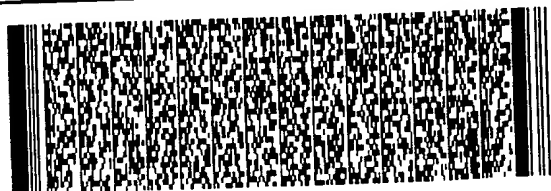
五、發明說明 (5)

孔電性連接至該共同電極之匯流排部份；以及於該絕緣基板上方形成一保護層並定義出一像素區域，用以露出該資料電極與該共同電極之像素部份。

在本案同平面切換模式液晶顯示單元之製造方法中，在對於該第一導體層定義該閘極導線構造與該共同電極之匯流排部份之時，較佳亦定義出一共同電極之儲存電容部份；而在對於該第二導體層定義出該源/汲極結構、該資料導線、該資料電極以及該共同電極之像素部份之時，較佳亦定義出一資料電極之儲存電容部份。

在一實施例中，該資料電極之儲存電容部份與該共同電極之儲存電容部份所構成之一儲存電容係位於該像素區域邊界與該閘極導線之間。另外，該資料電極係包含有一呈梳狀之資料電極之像素部份，且與亦呈梳狀之該共同電極之像素部份相對交錯設置。

在本案製造方法中所使用之材料方面，該第一導體層較佳選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組合來完成；該閘極絕緣層較佳以選自氮化矽(SiN_x)、氧化矽(SiO_x)、氮氧化矽(SiO_xNy)、氧化鉬(TaO_x)或氧化鋁(AlO_x)等絕緣材料中之一或其組合來完成；而該蝕刻終止層較佳以選自氮化矽(SiN_x)、氧化矽(SiO_x)、氮氧化矽(SiO_xNy)等絕緣材料中之一來完成；該半導體層較佳以本質非晶矽、微晶矽或多晶矽所完成；高摻雜半導體層較佳以高摻雜之非晶矽、高摻雜之微晶矽或高摻雜多晶矽所完成；該透明電極層較佳以氧化銦錫或



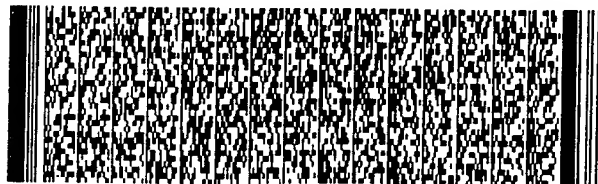
五、發明說明 (6)

氧化銦鉛所完成；而該保護層較佳以氮化矽或氮氧化矽所完成。另外，該絕緣基板係為一透光玻璃。

在本案同平面切換模式液晶顯示單元之製造方法中，該第二導體層較佳為由下而上依序以一透明電極層與一金屬層所完成之一複合層。其中，於蝕刻出該像素區域而露出以該透明電極層與該金屬層所完成之該資料電極與該共同電極之像素部份後，係再將該金屬層除去，使透明資料電極與透明共同電極之間距 L 小於液晶間隙 d ，一般而言，間距 L 約小於5微米，用以增加開口率。該金屬層較佳選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組合來完成，而該透明電極層係以氧化銦錫或氧化銦鉛所完成。

在本案同平面切換模式液晶顯示單元之製造方法中，對該蝕刻終止層所進行之圖案定義係包含下列步驟：於該三層結構(Tri-Layer)上形成一光阻層；透過該絕緣基板由下而上對該光阻層進行曝光並去除曝過光之光阻層；以及對未被上述光阻層所覆蓋之該蝕刻終止層進行蝕刻而得致一形狀大致與該閘極導線構造以及該共同電極之匯流排部份相同之終止結構，而露出其它部份之半導體層。

本案之另一方面係關於一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元結構，該液晶顯示單元結構基本上包含有一第一絕緣基板、一第二絕緣基板、填充於該第一絕緣基板與該第二絕緣基板間之液晶、一設置於該第一絕緣基板上之薄膜電晶體、一設置於



五、發明說明(7)

該第一絕緣基板上之共同電極結構、一設置於該第一絕緣基板上之資料電極結構、以及一設置於該薄膜電晶體、該共同電極結構與該資料電極結構上之保護層。其中，該共同電極結構包含有一像素部份以及一儲存電容部份；該資料電極結構係電連接於該薄膜電晶體之源極結構，並包含有一像素部份以及一儲存電容部份；而該保護層上具有一像素區域之開口，用以露出該資料電極與該共同電極之像素部份。本案同平面切換模式液晶顯示單元結構之特徵在於以該資料電極之儲存電容部份與該共同電極之儲存電容部份為上下電極之一儲存電容，係位於該像素區域開口之邊界與該薄膜電晶體之閘極導線之間。

其中，該共同電極較佳更包含一匯流排部份。

其中，該資料電極與該共同電極之像素部份較佳以一透明電極層所完成，透明電極之間距 L 約小於5微米。

其中，該資料電極與該共同電極之像素部份較佳以一透明電極層與一金屬層所構成之複合層所完成。

其中，該金屬層較佳選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組合來完成。

其中，該透明電極層較佳以氧化銦錫或氧化銦鉛所完成。

其中，該保護層較佳以氮化矽或氮氧化矽所完成。

其中，該等絕緣基板較佳以透光玻璃完成。

其中，該資料電極之像素部份較佳呈梳狀，且與亦呈梳狀之該共同電極之像素部份相對交錯設置。



五、發明說明(8)

簡單圖式說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖(a)：其係一液晶顯示器中一像素單元之電路示意圖。

第一圖(b)(c)：其係習用液晶顯示器之兩類顯示單元之構造示意圖。

第二圖：其係一般薄膜電晶體液晶顯示器中一同平面切換模式(In-Plane Switching Mode, IPS Mode)像素單元之上視構造示意圖。

第三圖(a)(b)(c)(d)(e)(f)：其係本案為改善上述習用手段而發展出來關於同平面切換模式(In-Plane Switching Mode)液晶顯示單元之較佳實施例步驟與所完成構造之示意圖。

本案圖式中所包含之各元件列示如下：

薄膜電晶體11

儲存電容13

共同電極122

閘極導線21

資料導線23

儲存電容25

顯示單元12

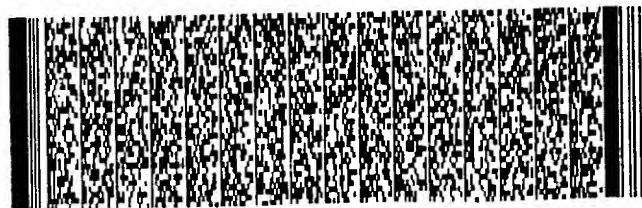
資料電極121

液晶分子123

共同電極22

資料電極24

絕緣基板30



五、發明說明 (9)

閘極導線構造311	共同電極之匯流排部份312
共同電極之儲存電容部份313	
閘極絕緣層321	
半導體層322	蝕刻終止層323
光阻層324	三層結構32
高摻雜半導體層33	接觸孔34
源/汲極結構351	資料導線352
資料電極之像素部份353	資料電極之儲存電容部份354
共同電極之像素部份355	透明電極層361
金屬層362	像素區域38
絕緣基板39	

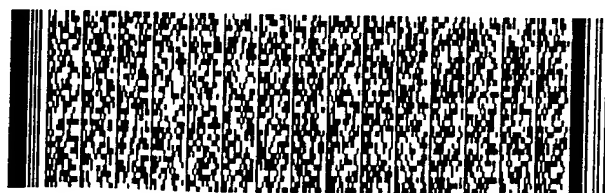
較佳實施例說明

請參見第三圖(a)(b)(c)(d)(e)(f)之所示，其係本案為改善上述習用手段而發展出來關於同平面切換模式(In-Plane Switching Mode)液晶顯示單元之較佳實施例步驟示意圖，其中第三圖(a)係為提供一絕緣基板30後，再於該絕緣基板30上形成一第一導體層並以一光罩微影蝕刻製成定義出一閘極導線構造311、一共同電極之匯流排部份312與一共同電極之儲存電容部份313，而第三圖(b)則表示出於該絕緣基板30上方再依序形成一閘極絕緣層321、一半導體層322及一蝕刻終止層323來構成一三層結構32(Tri-Layer)後再對該蝕刻終止層323進行圖案定義，



五、發明說明 (10)

其步驟包含：於該三層結構32(Tri-Layer)上形成一光阻層324，透過該絕緣基板30由下而上對該光阻層進行曝光並去除曝過光之光阻層324，然後再對未被上述光阻層324所覆蓋之該蝕刻終止層323進行蝕刻，最後得致一形狀大致與該閘極導線構造、一共同電極之匯流排部份312以及一共同電極之儲存電容部份313相同之蝕刻終止層323，而露出其它部份之半導體層322(如第三圖(c)所示)。第三圖(d)則表示出於該絕緣基板30之上方再形成一高摻雜半導體層33並於上定義出一接觸孔34，該接觸孔34連通至該共同電極之匯流排部份312。而第三圖(e)表示出於該絕緣基板30之上方再形成一第二導體層，並利用該蝕刻終止層323與該閘極絕緣層321為終止結構而對該第二導體層進行蝕刻，用以定義出一源/汲極結構351、一資料導線352、一資料電極之像素部份353、一資料電極之儲存電容部份354以及一共同電極之像素部份355，其中該共同電極之像素部份355經該接觸孔34電性連接至該共同電極之匯流排部份312。而上述第二導體層係由下而上依序以一透明電極層361與一金屬層362所完成之一複合層。最後如第三圖(f)所示，於該絕緣基板30上方再形成一保護層37並定義出一像素區域38，用以露出該資料電極與該共同電極之像素部份353、355，以及蝕刻出連通至閘極導線與資料導線之焊墊接觸開口(圖中未示出)。而於另一絕緣基板39之間填入液晶便可完成薄膜電晶體液晶顯示器中一同平面切換模式(In-Plane Switching Mode, IPS Mode)像素單元之

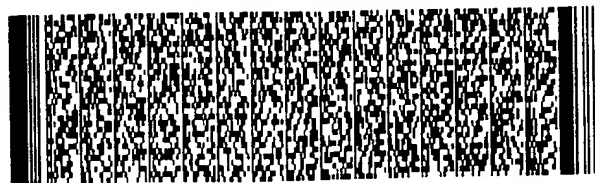
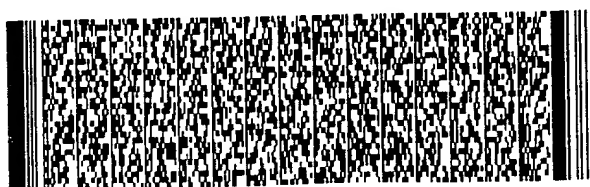


五、發明說明 (11)

製造。

而上述較佳實施例中之絕緣基板30係可用透光玻璃所完成，而透明電極層361係可用氧化銦錫(Indium tin oxide, ITO)或氧化銦鉛來完成。至於第一導體層與金屬層362係可以選自鉻、鈳、鈳化鈳、鈳化鎢、鈳、鋁、鋁化矽、銅等材質或其組合來完成。至於閘極絕緣層321、半導體層322以及蝕刻終止層323之三層(Tri-layer)結構中，該閘極絕緣層321之材質係可選自氮化矽(SiN_x)、氧化矽(SiO_x)、氮氧化矽(SiO_xNy)、氧化鈳(TaO_x)或氧化鋁(AlO_x)等材質或其組合，該半導體層322之材質係選自本質非晶矽(i-a-Si)或本質微晶矽(Micro-crystalline silicon)或本質多晶矽(Polycrystalline silicon)，而該蝕刻終止層323之材質係選自氮化矽或氧化矽或氮氧化矽(SiO_xNy)，主要是該蝕刻終止層與該半導體層係應選用彼此間具有製程上之蝕刻選擇比之適當材質，例如，氮化矽與本質非晶矽間所具有之高蝕刻選擇比，係可以三氟甲烷(CHF_3)氣體對氮化矽進行蝕刻，而以四氟化碳(CF_4)氣體、氯化硼(BCl_3)氣體、氯氣(Cl_2)、六氟化硫(SF_6)氣體對本質非晶矽進行蝕刻，則可以得到相當良好之蝕刻選擇比。而高摻雜半導體層33係可用高摻雜之非晶矽(n+-a-Si)或高摻雜之微晶矽(n+-microcrystalline-Si)或高摻雜多晶矽(n+-Polycrystalline silicon)來完成。保護層37大多以氮化矽或氮氧化矽(SiO_xNy)來完成。

由上述較佳實施例步驟與完成之結構可知，本案之資

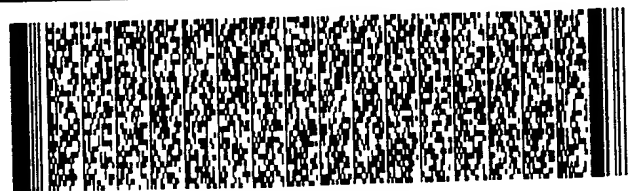


五、發明說明 (12)

料電極與該共同電極之像素部份353、355係於同一之光罩微影蝕刻製程中定義完成，因此兩電極間將不產生發生對準(alignment)問題，故將不致造成透光率不均勻之情況，如此又可提供較寬鬆之設計規則(design rule)而有利於元件尺寸之縮小。另外，為保持元件特性所必須存在的儲存電容(storage capacitor)，本案係巧妙地將做為儲存電容上下電極之該資料電極之儲存電容部份354與該共同電極之儲存電容部份313安排於該像素區域38開口之邊界與該薄膜電晶體之閘極導線311之間，充分運用空間而在不增加元件尺寸之情形下大幅增加像素區域38之開口率(aperture ratio)，有效改善上述習用技術之缺失，達成發展本案之主要目的。

再者，為更增加像素區域38之開口率(aperture ratio)，吾人在定義出該像素區域38用以露出該資料電極與該共同電極之像素部份353、355之際，係可一併將複合層上層不透光之金屬層362去除，而所得致之透明資料電極與透明共同電極之間距將小於液晶間隙 d ，如此其間距可大幅縮小，較佳之間距係為2微米至5微米(mm)之間，俾得一更佳之開口率，但仍以複合層形式經由接觸孔34完成與該共同電極之匯流排部份之電性連接，而確保其不易斷線及線電阻低之優點。

故本案得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



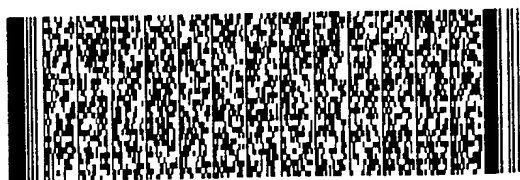
圖式簡單說明

第一圖(a)：其係一液晶顯示器中一像素單元之電路示意圖。

第一圖(b)(c)：其係習用液晶顯示器之兩類顯示單元之構造示意圖。

第二圖：其係一般薄膜電晶體液晶顯示器中一同平面切換模式(In-Plane Switching Mode, IPS Mode)像素單元之上視構造示意圖。

第三圖(a)(b)(c)(d)(e)(f)：其係本案為改善上述習用手段而發展出來關於同平面切換模式(In-Plane Switching Mode)液晶顯示單元之較佳實施例步驟與所完成構造之示意圖。



六、申請專利範圍

1. 一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元之製造方法，其包含下列步驟：

提供一絕緣基板；

於該絕緣基板上形成一第一導體層並定義出一閘極導線構造與一共同電極之匯流排部份；

於該絕緣基板上方形形成一閘極絕緣層、一半導體層及一蝕刻終止層以構成一三層結構(Tri-Layer)；

對該蝕刻終止層進行圖案定義，用以露出部份之該半導體層；

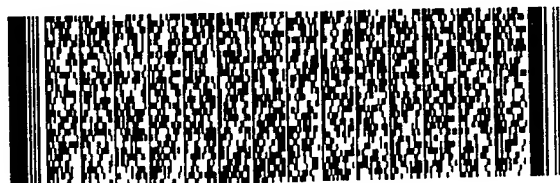
於該絕緣基板上方形形成一高摻雜半導體層並於上定義出一接觸孔，該接觸孔連通至該共同電極之匯流排部份；

於該絕緣基板上方形形成一第二導體層，並利用該蝕刻終止層與該閘極絕緣層為終止結構而對該第二導體層進行蝕刻，用以定義出一源/汲極結構、一資料導線、一資料電極以及一共同電極之像素部份，其中該共同電極之像素部份經該接觸孔電性連接至該共同電極之匯流排部份；以及

於該絕緣基板上方形形成一保護層並定義出一像素區域，用以露出該資料電極與該共同電極之像素部份。

2. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中在對於該第一導體層定義該閘極導線構造與該共同電極之匯流排部份之時，亦定義出一共同電極之儲存電容部份。

3. 如申請專利範圍第2項所述之同平面切換模式液晶顯示



六、申請專利範圍

單元之製造方法，其中在對於該第二導體層定義出該源、汲極結構、該資料導線、該資料電極以及該共同電極之像素部份之時，亦定義出一資料電極之儲存電容部份。

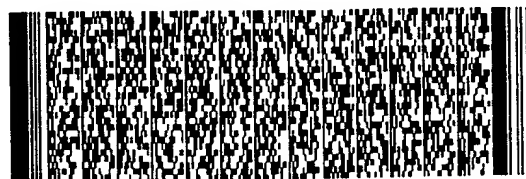
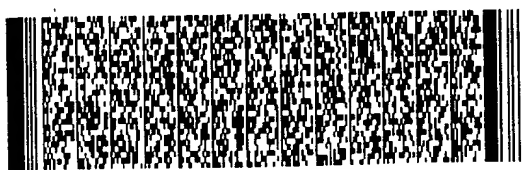
4. 如申請專利範圍第3項所述之同平面切換模式液晶顯示單元之製造方法，其中該資料電極之儲存電容部份與該共同電極之儲存電容部份所構成之一儲存電容係位於該像素區域邊界與該閘極導線之間。

5. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該資料電極係包含有一呈梳狀之資料電極之像素部份，且與亦呈梳狀之該共同電極之像素部份相對交錯設置。

6. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該第一導體層係選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組合來完成。

7. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該閘極絕緣層係以選自氮化矽(SiN_x)、氧化矽(SiO_x)、氮氧化矽(SiO_xNy)、氧化鉬(TaO_x)或氧化鋁(AlO_x)等絕緣材料中之一或其組合來完成。

8. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該蝕刻終止層係以選自氮化矽(SiN_x)、氧化矽(SiO_x)、氮氧化矽(SiO_xNy)等絕緣材料中之一來完成。



六、申請專利範圍

9. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該半導體層係以本質非晶矽、微晶矽或多晶矽所完成。
10. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中高摻雜半導體層係以高摻雜之非晶矽、高摻雜之微晶矽或高摻雜多晶矽所完成。
11. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該透明電極層係以氧化銦錫或氧化銦鉛所完成。
12. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該保護層係以氮化矽或氮氧化矽所完成。
13. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該絕緣基板係為一透光玻璃。
14. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中該第二導體層係由下而上依序以一透明電極層與一金屬層所完成之一複合層。
15. 如申請專利範圍第14項所述之同平面切換模式液晶顯示單元之製造方法，其中於蝕刻出該像素區域而露出以該透明電極層與該金屬層所完成之該資料電極與該共同電極之像素部份後，係再將該金屬層除去，用以增加開口率。
16. 如申請專利範圍第15項所述之同平面切換模式液晶顯示單元之製造方法，其中該金屬層係選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組



六、申請專利範圍

合來完成。

17. 如申請專利範圍第15項所述之同平面切換模式液晶顯示單元之製造方法，其中該透明電極層係以氧化銦錫或氧化銦鉛所完成。

18. 如申請專利範圍第1項所述之同平面切換模式液晶顯示單元之製造方法，其中對該蝕刻終止層所進行之圖案定義係包含下列步驟：

於該三層結構(Tri-Layer)上形成一光阻層；

透過該絕緣基板由下而上對該光阻層進行曝光並去除曝過光之光阻層；以及

對未被上述光阻層所覆蓋之該蝕刻終止層進行蝕刻而得致一形狀大致與該閘極導線構造以及該共同電極之匯流排部份相同之終止結構，而露出其它部份之半導體層。

19. 一種同平面切換模式(In-Plane Switching Mode)液晶顯示單元結構，其中包含有

一第一絕緣基板；

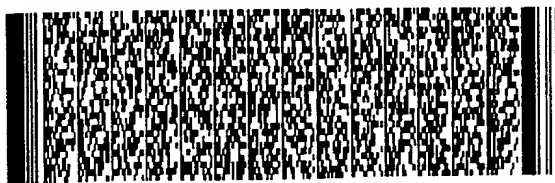
一第二絕緣基板；

液晶，填充於該第一絕緣基板與該第二絕緣基板之間；

一薄膜電晶體，設置於該第一絕緣基板之上；

一共同電極結構，設置於該第一絕緣基板上，其係包含有一像素部份以及一儲存電容部份；

一資料電極結構，設置於該第一絕緣基板上，電連接於該薄膜電晶體之源極結構，其包含有一像素部份以及一



六、申請專利範圍

儲存電容部份；

一保護層，設置於該薄膜電晶體、該共同電極結構以及該資料電極結構之上，其上具有一像素區域之開口，用以露出該資料電極與該共同電極之像素部份；

其特徵在於以該資料電極之儲存電容部份與該共同電極之儲存電容部份為上下電極之一儲存電容係位於該像素區域開口之邊界與該薄膜電晶體之閘極導線之間。

20. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，其中該共同電極更包含一匯流排部份。

21. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，其中該資料電極與該共同電極之像素部份係以一透明電極層所完成。

22. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，該資料電極與該共同電極之像素部份係以一透明電極層與一金屬層所構成之複合層所完成。

23. 如申請專利範圍第22項所述之同平面切換模式液晶顯示單元結構，其中該金屬層係選自鉻、鉬、鉬化鉬、鉬化鎢、鉬、鋁、鋁化矽、銅等材質或上述材質之組合來完成。

24. 如申請專利範圍第21項或第22項所述之同平面切換模式液晶顯示單元結構，其中該透明電極層係以氧化銦錫或氧化銦鉛所完成。

25. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，其中該保護層係以氮化矽或氮氧化矽所完

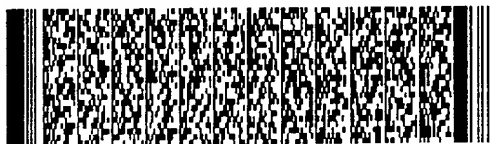


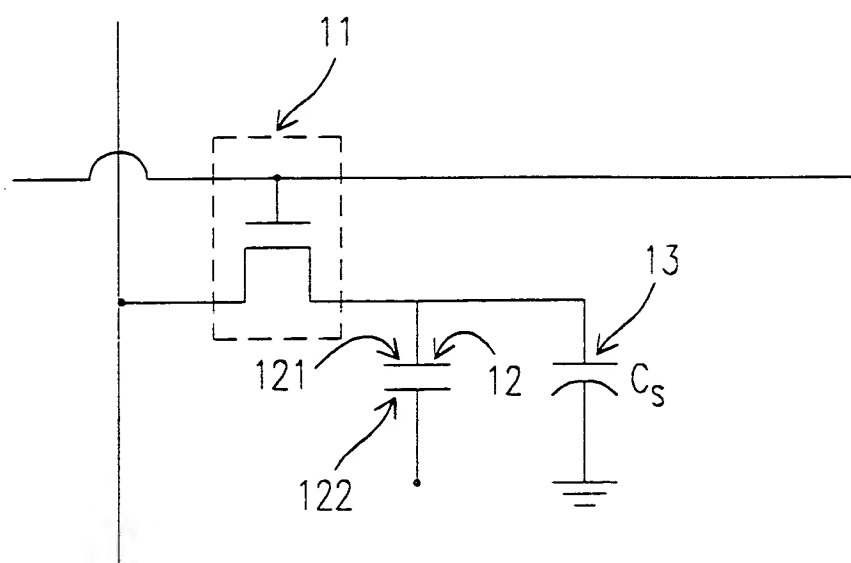
六、申請專利範圍

成。

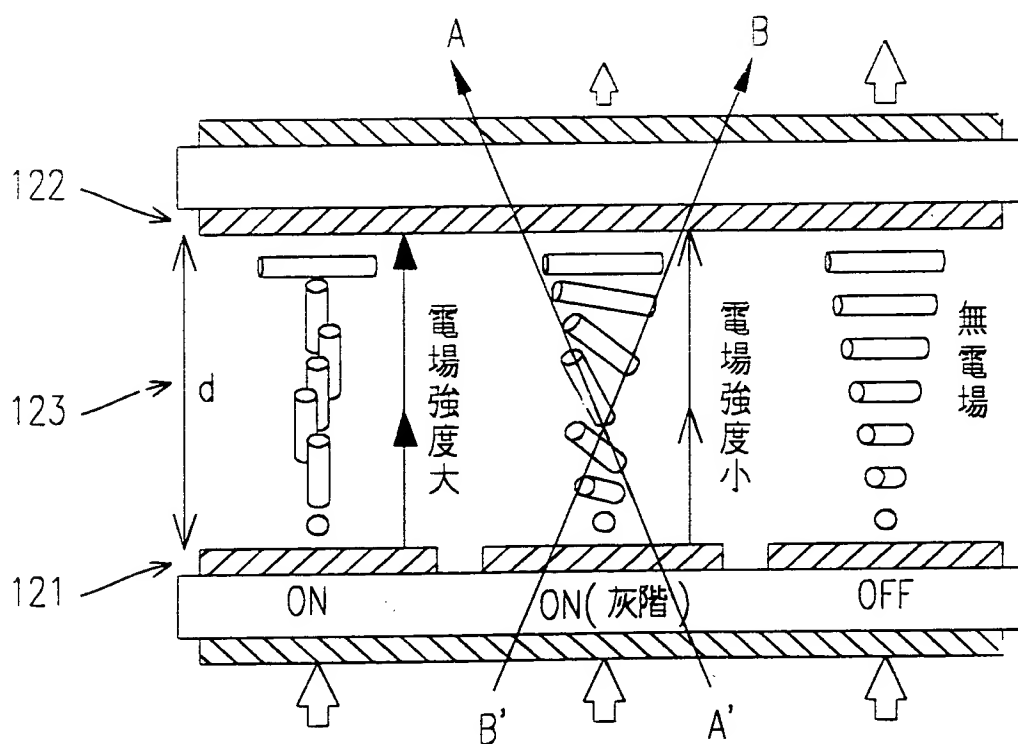
26. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，其中該等絕緣基板係以透光玻璃完成。

27. 如申請專利範圍第19項所述之同平面切換模式液晶顯示單元結構，其中該資料電極之像素部份係呈梳狀，且與亦呈梳狀之該共同電極之像素部份相對交錯設置。

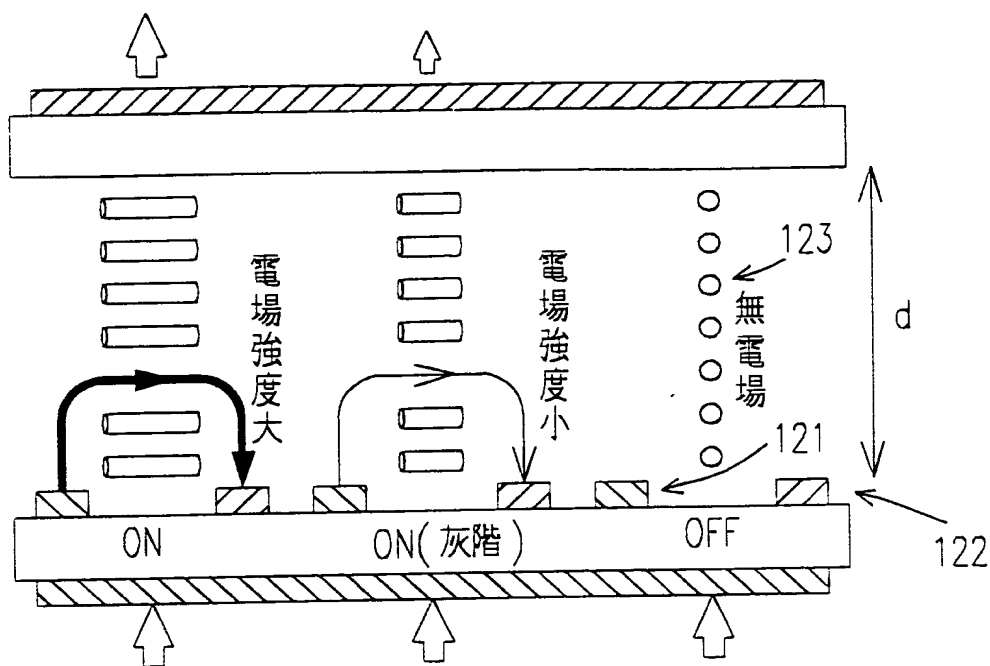




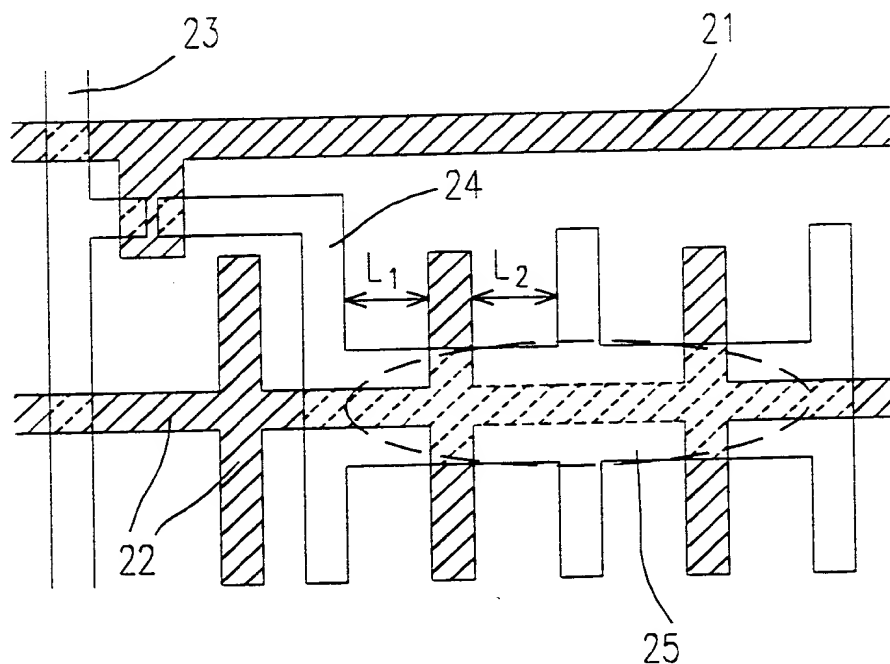
第一圖 (a)



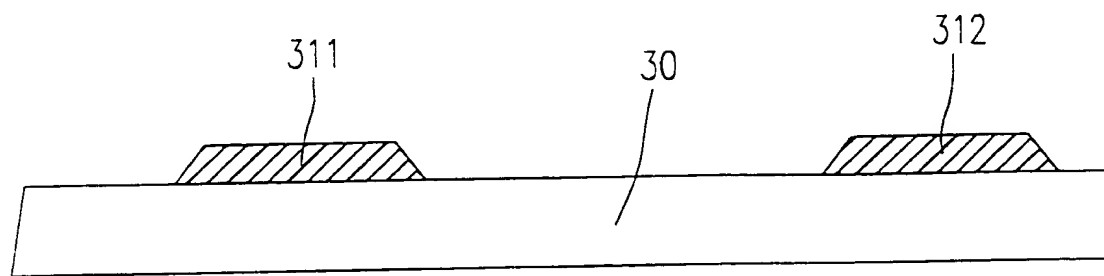
第一圖 (b)



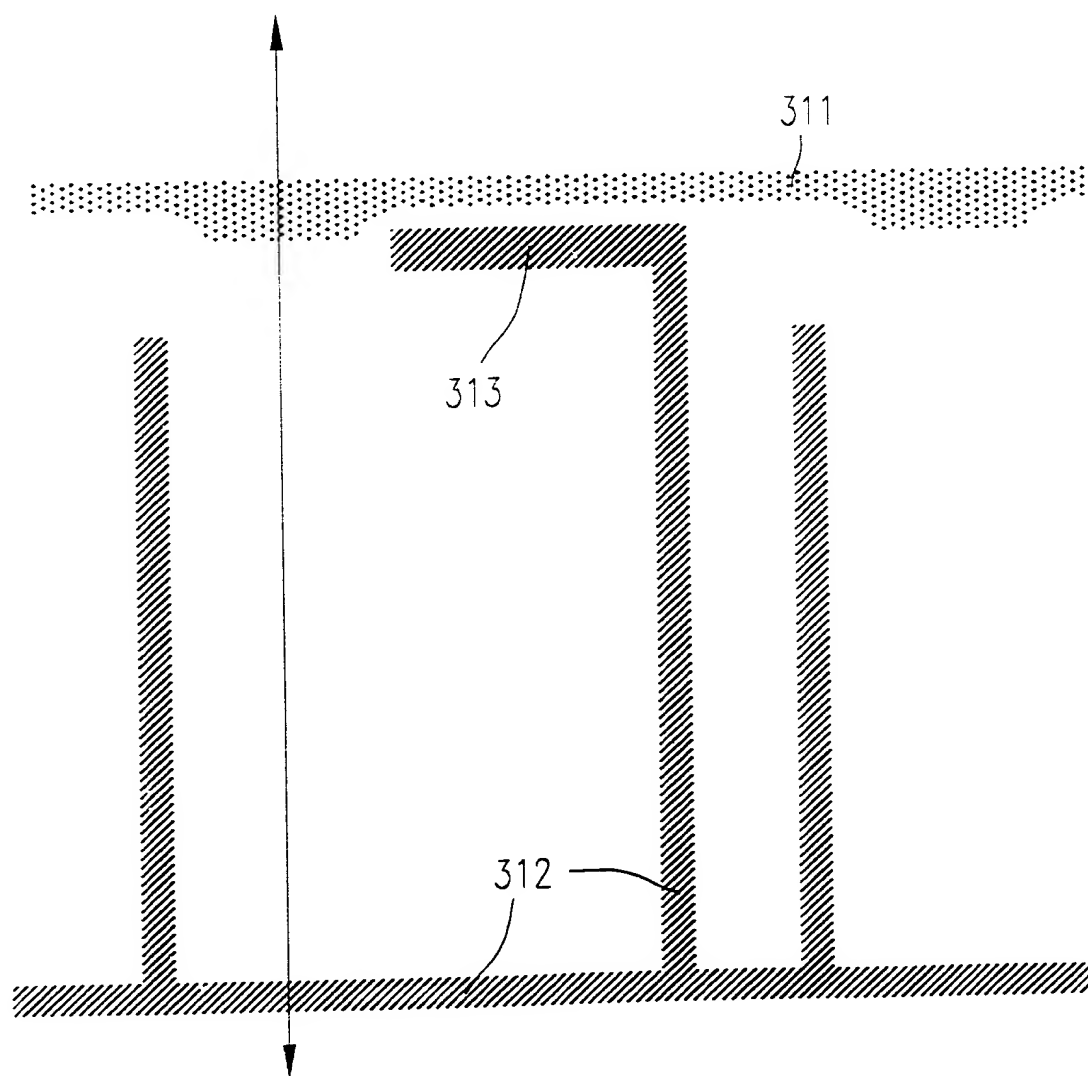
第一圖 (c)

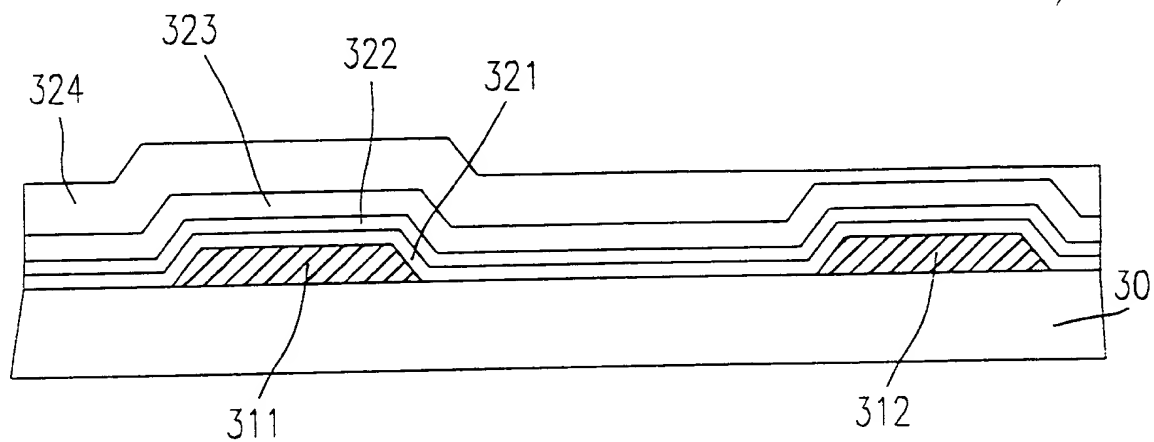


第二圖

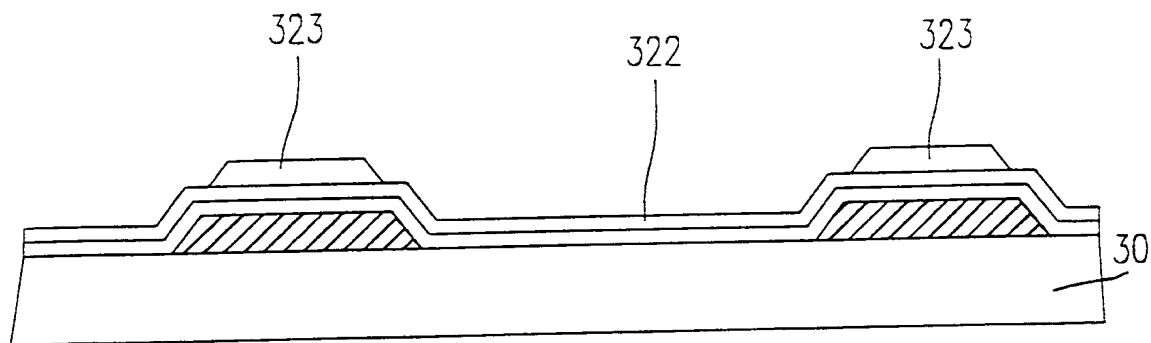


第三圖 (a)



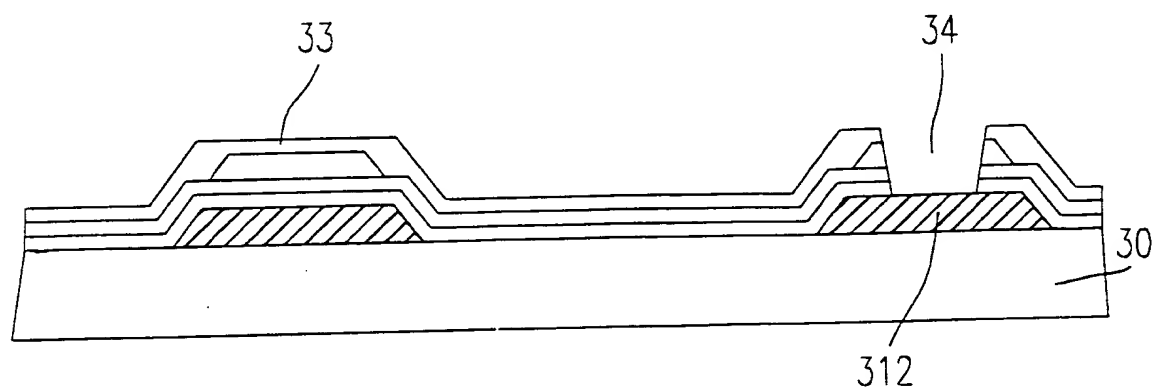


第三圖 (b)

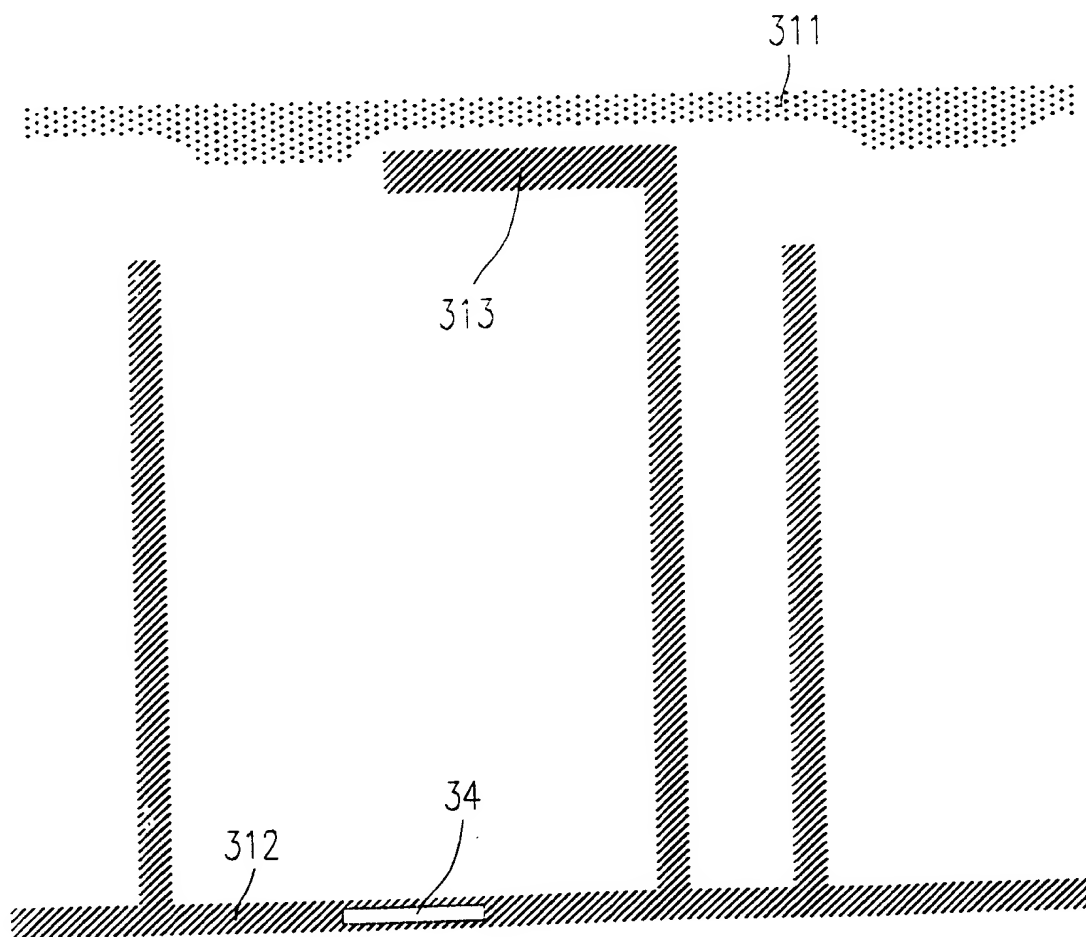


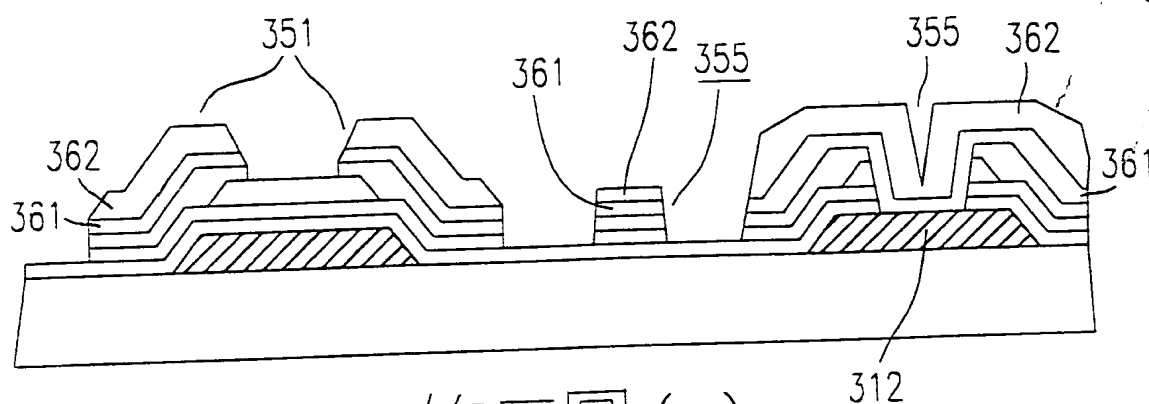
第三圖 (c)

圖式

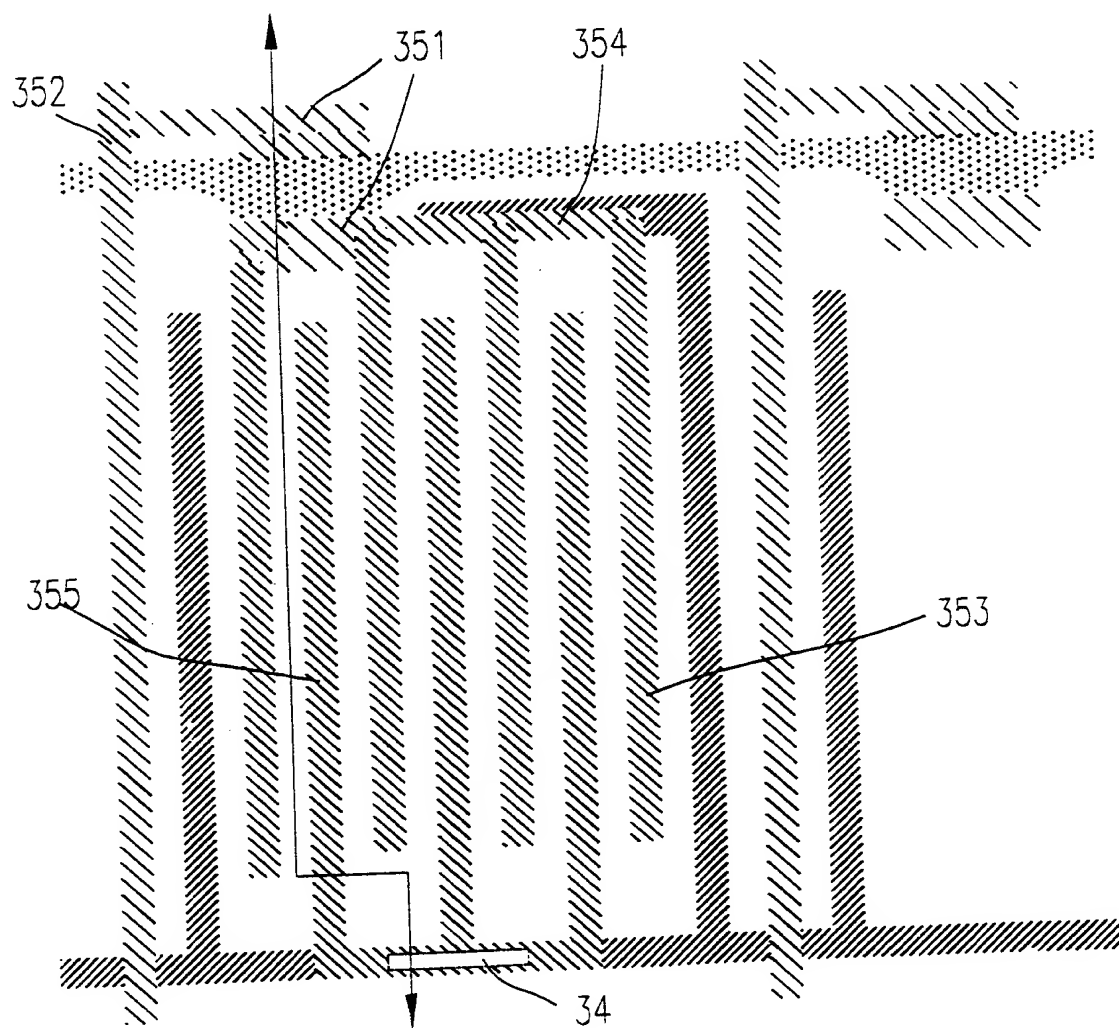


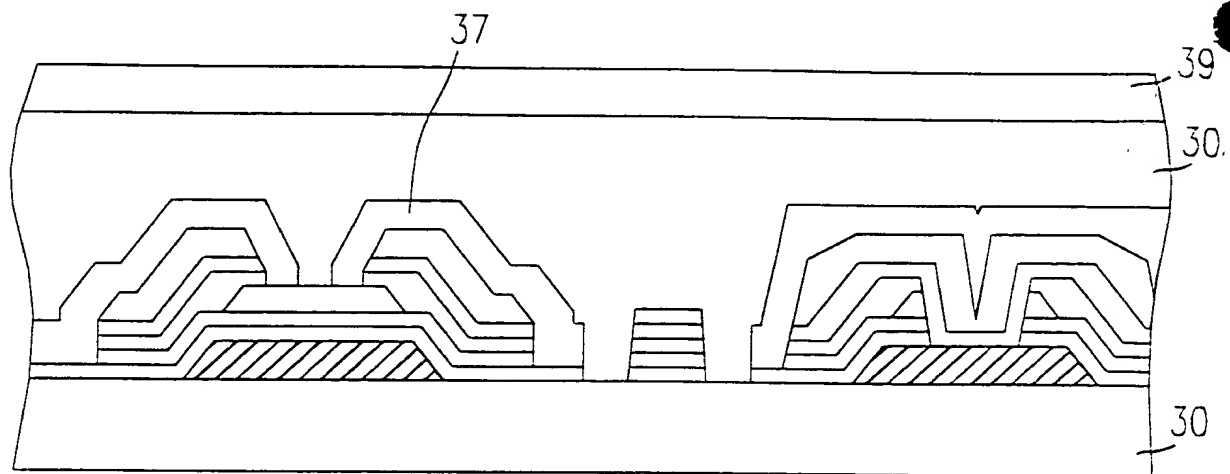
第三圖 (d)





第三圖 (e)





第三圖 (f)

